

МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ  
имени М. В. ЛОМОНОСОВА

---

ФИЗИЧЕСКИЙ ФАКУЛЬТЕТ

кафедра АТОМНОЙ ФИЗИКИ, ФИЗИКИ ПЛАЗМЫ И  
МИКРОЭЛЕКТРОНИКИ

ДИПЛОМНАЯ РАБОТА

Жукова Н. А.

на тему:

**ЦИФРОВОЙ ЗНАКОВЫЙ КОРРЕЛЯТОР НА ОСНОВЕ  
БЫСТРОЙ ОДНОКВАНТОВОЙ ЛОГИКИ**

Зав. кафедрой атомной физики,  
физики плазмы и  
микроэлектроники

Научные руководители  
к.ф.м.н. К. Ю. Платов и  
к.ф.м.н. А. Ю. Кидиярова- Шевченко.

А. Т. Рахимов.

Москва  
2000 год.

## СОДЕРЖАНИЕ

Глава I. Быстрая одноквантовая логика .....	2
Перспективы развития технологии изготовления схем на быстрой одноквантовой логике .....	4
Применение быстрой одноквантовой логики .....	8
Аналого-цифровые преобразователи .....	8
Асинхронные маршрутизаторы .....	8
Микропроцессор общего назначения .....	9
Компьютер, выполняющий более $10^{15}$ операций с плавающей точкой в секунду (Petaflop).....	9
Цифровой знаковый коррелятор для радиоастрономических исследований на основе быстрой одноквантовой логики .....	11
Постановка задачи .....	16
Глава II. Счетчики с разрушающим считыванием информации для цифрового коррелятора на основе быстрой одноквантовой логики.....	17
Принципиальная схема .....	17
Топология схемы .....	20
Глава III. Исследование распространения одноквантовых импульсов по сверхпроводниковым микрополосковым линиям .....	26
Введение .....	26
Согласование схем на быстрой одноквантовой логике и сверхпроводниковых микрополосковых линий.....	27
Теоретическая часть .....	27
Численное моделирование .....	31
Схема тестирования.....	38
Выводы .....	40
Литература .....	42

## Глава I. Быстрая одноквантовая логика

Работа цифровых сверхпроводниковых [1] схем основана на использовании двух эффектов: эффекта Мейснера и эффекта Джозефсона [2],[3]. Эффект Мейснера заключается в квантовании магнитного потока внутри сверхпроводящего кольца. Величина кванта магнитного потока равна:

$$\Phi_0 = \frac{h}{2e} \cong 2.07 \cdot 10^{-15} \text{ Wb}$$

Эффект Джозефсона возникает при слабом электрическом контакте двух сверхпроводящих электродов друг с другом. В случае, если ток не превышает критического значения, напряжение на джозефсоновском переходе равно нулю, а разность фаз волновых функций двух сверхпроводников  $\varphi$  постоянна и определена заданным током. При протекании тока выше критического среднее напряжение на переходе становится отличным от нуля, возникает так называемое резистивное состояние и

$$\frac{d\varphi}{dt} = \omega_j = \frac{2\pi}{\Phi_0} \bar{V} \quad (1.1)$$

т.е. происходит генерация с частотой  $\omega_j$ .

Основным параметром, характеризующим динамику процессов в таких переходах, является параметр Маккамберта-Стюарта

$$\beta = \left( \frac{\omega_c}{\omega_p} \right)^2 = \frac{2\pi}{\Phi_0} I_c R_n^2 C \quad (1.2)$$

Во многих случаях поведение перехода описывается так называемой резистивной моделью (см. рис. 1.1), в которой полный ток можно представить в

$$\text{виде: } I = I_c \sin \varphi + \frac{V}{R_n} + C \frac{dV}{dt} + I_f(t).$$

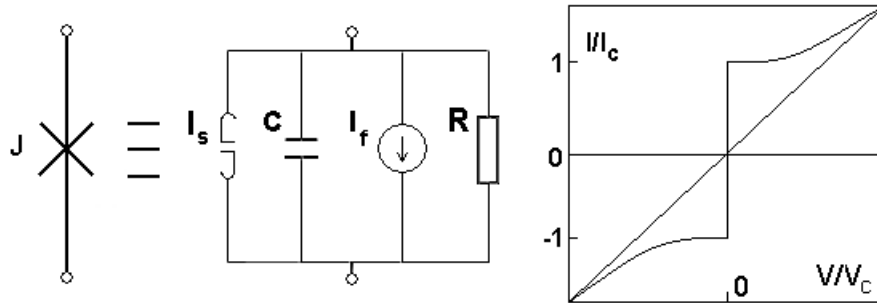


Рис 1.1. Упрощенная электрическая схема джозефсоновского перехода и его типичная вольтамперная характеристика при  $\beta \leq 1$ .

Если на переход с  $\beta \ll 1$  подать короткий импульс тока, то фаза на нем изменится на  $2\pi$ . Согласно соотношению (1.1), на переходе возникает импульс напряжения с площадью равной кванту магнитного потока.

В конце 80-х годов на физическом факультете МГУ были разработаны основные принципы быстрой одноквантовой логики, сокращенно БОК логики [4]. Информация в ней кодируется в виде импульсов напряжения с площадью равной кванту магнитного потока. Наличие импульса между двумя тактовыми импульсами соответствует логической единице, отсутствие - нулю.

Для хранения информации в устройствах на быстрой одноквантовой логике используются сверхпроводящие интерферометры с двумя или более джозефсоновскими переходами. В случае, если  $I_c \cdot L \geq \Phi_0$ , интерферометр имеет 2 стационарных состояния, отличающихся на величину кванта магнитного потока в

интерферометре. На сегодняшний день разработаны и протестированы все основные логические элементы на базе БОК логики [5],[6] (см., например, рис. 1.2).

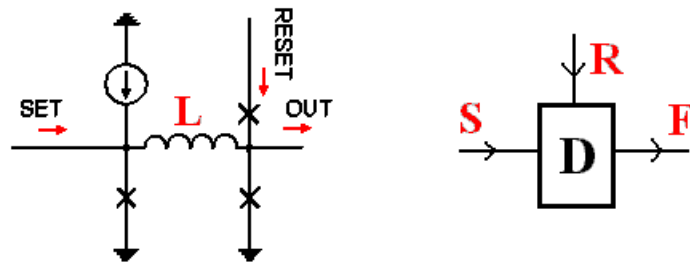


Рис 1.2. RS-триггер на основе БОК логики.

Основными достоинствами данной логики являются рекордно низкое энерговыделение  $E_0 = I_b \cdot \Phi_0 \approx 10^{-18}$  Дж/бит (200мкА,  $I = 0.7 \cdot I_c$ ) и характерное время переключения между логическими состояниями порядка

$$\tau \approx \frac{\Phi_0}{2 I_c R_n}, \text{ что соответствует } \sim 750 \text{ ГГц.} \quad (1.3)$$

К сожалению, для достижения  $\beta \cong 1$  (см. соотношение 1.2) при использовании стандартной технологии [7] приходится применять шунтирование. Шунтирование приводит к тому, что характерное время переключения зависит от параметров конкретной технологии по следующему закону:

$$\tau \approx \left( \pi \Phi_0 C_0 / 2 I_c \right)^{1/2}, \text{ что соответствует частоте } 20 \text{ ГГц.}$$

### **Перспективы развития технологии изготовления схем на быстрой одноквантовой логике**

Стандартная Nb/AlO<sub>x</sub>/Nb технология [7] содержит три металлических слоя: GROUND - экран, BASE - первый металлический слой, COUNTER - второй

металлический слой. Возможно напыление верхнего экрана для увеличения помехозащищенности устройств. Джозефсоновские переходы создаются между BASE и COUNTER путем окисления предварительно напыленного алюминия. Шунтирующий резистор соединяет BASE и COUNTER. Его местоположение зависит от конкретной технологии. Более подробно стандартная Nb/AlO<sub>x</sub>/Nb технология рассмотрена в главе II.

В настоящее время ведется работа по получению субмикронных джозефсоновских контактов с высокой плотностью критического тока [8],[9]. Такие контакты будут иметь  $\beta \cong 1$  без применения шунтирования и, следовательно, позволят достичь частот срабатывания БОК устройств соответствующих сотням ГГц. Основной проблемой при создании таких контактов является большой разброс их критических токов. Это обусловлено неоднородностью барьера из оксида алюминия. При уменьшении площади контактов их размер становится соизмеримым с размером неоднородностей. Недавно предложенная идея создания субмикронных переходов с двойным барьером [10],[11] позволяет получать хорошо воспроизводимые контакты с гистерезисом менее 10%.

Дальнейшее увеличение быстродействия возможно при использовании материалов с большей энергетической щелью  $V_g$ , что позволит получать переходы с большим критическим напряжением  $V_c = I_c R_n$  ( $\sim 0.5 \cdot V_g$  для реальных переходов). Эта величина обратно пропорциональна времени переключения перехода, согласно соотношению (1.3). Величина  $V_g$  может быть увеличена многократно при использовании высокотемпературных сверхпроводников (ВТСП) для изготовления цифровых сверхпроводниковых устройств. К сожалению, крайне плохая

воспроизводимость предложенных до сих пор контактов и однослойность разработанных технологий ограничивают использование высокотемпературных сверхпроводников для применения в цифровой электронике устройствами, имеющими очень простую структуру [12]. Кроме того, ВТСП материалы позволяют осуществлять весьма ограниченное число термоциклирований.

Наиболее перспективными материалами для получения большего быстродействия и повышения рабочей температуры цифровых сверхпроводниковых устройств являются NbN [13],[14] и NbCN [15] с барьерами джозефсоновских переходов из  $\text{AlO}_x$ ,  $\text{AlN}$  и  $\text{MgO}$ . Эти материалы позволяют создавать схемы, работающие при температурах выше 15К. Зависимость критического напряжения от температуры для NbN переходов, вычисленная из соотношения Амбегаокара-Баратова (1.4), показана на рис 1.3. Как следует из [13], эта зависимость хорошо совпадает с экспериментальными данными.

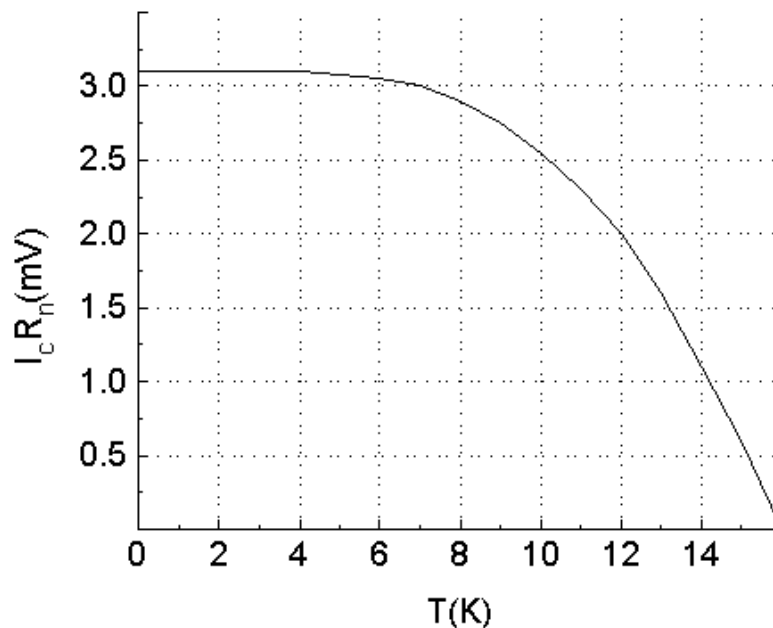


Рис. 1.3. Зависимость критического напряжения от температуры для NbN переходов, вычисленная из соотношения Амбегаокара-Баратова [13, рис. 2]

$$I(T) = \frac{\pi \Delta(T)}{2 R_N} \tanh\left(\frac{\Delta(T)}{2 k_B T}\right), \text{ при } \Delta_L = \Delta_R = \Delta \quad (1.4)$$

Из рисунка видно, что быстродействие устройств, изготовленных по стандартной Nb технологии и работающих при 4,2К, соответствует быстродействию устройств, изготовленных по NbN технологии и работающих при 10К. Так как стоимость, энергопотребление и размеры охлаждающих устройств экспоненциально растут с уменьшением рабочей температуры [16] охлаждаемых устройств, рабочая температура 10К оказывается более предпочтительной, чем 4,2К.

Создание субмикронных схем и увеличение их степени интеграции приводит к необходимости уменьшения ширины соединяющих джозефсоновские переходы проводников. Из-за этого снижается механическая прочность последних, что может вызвать разрыв проводника при пересечении нижележащих структур, таких как ступеньки, образованные краем нижележащего проводника. Обычно этого избегают путем увеличения толщины слоев, образующих проводники. В случае же субмикронных проводников или схем с большим числом слоев это становится неудобно и недостаточно эффективно. На сегодняшний день разработан процесс обработки проводящих слоев для стравливания острых углов [17]. Помимо повышения прочности, эта процедура позволяет повысить плотность критического тока в пересекающихся края проводниках.

При повышении степени интеграции схем необходимо напылять большее количество слоев. Препятствуют этому неоднородности, накапливающиеся с

каждым новым слоем. Для уменьшения их высоты проводят планаризацию. Эта операция, согласно [18], позволяет уменьшать высоту неоднородностей до 23% от первоначальной.

## **Применение БОК логики**

### **Аналого-цифровые преобразователи**

На сегодняшний день самыми перспективными с коммерческой точки зрения устройствами на основе БОК логики, безусловно, являются аналого-цифровые преобразователи. Они уже превосходят лучшие полупроводниковые аналоги по таким рабочим параметрам как быстродействие и соответствующая ему разрядность [19]. Но, тем не менее, достигнутые значения параметров сильно уступают расчетным. Причины такого различия изучаются [20] и в основном связаны с влиянием различных факторов на время распространения одноквантового импульса по джозефсоновской линии передач. Их учет позволит значительно улучшить предельные характеристики устройств.

### **Асинхронные маршрутизаторы**

Анализ развития систем коммуникации позволяет предсказать большое увеличение объема передаваемой в цифровом виде информации. Так, японские специалисты предсказывают появление национальных сетей с пропускной

способностью более 400 Tbps к 2010 году [21]. Для маршрутизации информации в таких сетях необходимы маршрутизаторы, способные обрабатывать  $>5 \cdot 10^{12}$  бит в секунду. Такое устройство не может быть реализовано на основе полупроводниковых технологий с учетом ограничения энерговыделения и необходимого быстродействия. Однако БОК логика позволяет реализовать такой маршрутизатор. Первые работы, посвященные данной теме, показали, что наиболее предпочтительной является схема batcher-banyan [22]. Такая реализация маршрутизатора состоит из двух частей: batcher-сортировщик и banyan-маршрутизатор. Первая из них сортирует поступающие информационные пакеты по адресам назначения, а вторая перенаправляет их к соответствующим выходам. Сортировка необходима для обработки пакетов, поступивших одновременно и имеющих одинаковый адрес назначения. Обе части такого маршрутизатора состоят из одинаковых, но различно соединенных ячеек, осуществляющих сортировку двух входов на два выхода. Маршрутизаторы с пропускной способностью до  $0.5 \cdot 10^{15}$  бит в секунду необходимы для создания процессоров с высокой степенью параллелизма и выполняющих более  $10^{15}$  операций в секунду. Такие маршрутизаторы разработаны, а ключевые элементы протестированы экспериментально [23].

### Микропроцессор общего назначения

Высокое быстродействие, низкое энергопотребление и компактность делают перспективным создание микропроцессора на основе БОК логики. Его возможная

принципиальная схема разработана [24], а работа промоделирована с использованием языка Verilog [25]. Хотя некоторые его элементы изготовлены и протестированы экспериментально [26], возможности современной технологии не позволяют изготовить такой микропроцессор целиком. Тот факт, что его производительность будет сопоставима с современными полупроводниковыми аналогами, не позволяет привлечь инвестиции, достаточные для необходимого улучшения технологической базы.

Компьютер, выполняющий более  $10^{15}$  операций с плавающей точкой в секунду  
(Petaflop)

Возрастающая роль компьютерных вычислений приводит к необходимости постоянного наращивания мощностей компьютеров. Особенно актуально увеличение скорости вычислений с плавающей точкой. На сегодняшний день необходимо достижение величины  $10^{15}$  операций с плавающей точкой в секунду. Этот компьютер позволит, например, моделировать ядерный взрыв. Попытки создания такого компьютера на основе полупроводниковых технологий до сих пор не увенчались успехом, несмотря на большие капиталовложения. В случае создания этот компьютер будет состоять из 50,000-100,000 микросхем и потреблять ~10 МВатт, при предположении о использовании 70 nm технологии. Использование БОК логики, а также цифровых оптических и полупроводниковых технологий позволяет создать компьютер, потребляющий ~250 Ватт и занимающий около  $0.5 \text{ m}^3$  [27]. Основными вычислительными элементами в этом компьютере

будут сверхпроводниковые процессорные элементы (SPELLs), соединенные между собой и с криоэлектронной памятью (CRAM) через интерпроцессорную сеть (CNET). Все вышеперечисленные блоки будут реализованы на основе БОК логики. Создание криоэлектронной памяти на БОК логике, имеющей большой объем, является очень трудной задачей. На сегодняшний день достигнут объем только 16 Кб [28]. В связи с этим такая память используется только как кэш первого уровня на пути через полупроводниковую память и оптические маршрутизаторы к голографической памяти.

Цифровой знаковый коррелятор для радиоастрономических исследований на  
основе быстрой одноквантовой логики

В настоящее время в радиоастрономии широко используются автокорреляторы, вычисляющие функцию  $R(\tau) = \sum_i X(t_i) \cdot X(t_i - \tau)$  сигнала  $X(t)$ .

Из всех существующих реализаций автокорреляторов оптимальной, с точки зрения реализации на БОК логике, оказалась схема с умножением сигнала 1 бит на 1 бит (т. н. знаковый коррелятор). В такой реализации информация об энергии сигнала полностью теряется, но она обычно не нужна в радиоастрономии [29]. Данный прибор является перспективным в связи с тем, что состоит из большого числа относительно простых, одинаковых ячеек, что сильно упрощает его реализацию на БОК логике, которая в свою очередь позволяет обрабатывать сигналы с очень широким спектром. С такими задачами полупроводниковые аналоги не справляются, а оптические являются чересчур громоздкими для размещения на

спутниках. В космосе проблема отвода тепла имеет большое значение. Малое энергопотребление БОК схем в этих условиях делает автокоррелятор на БОК логике очень перспективным для исследований в космосе.

Первая реализация полностью цифрового знакового автокоррелятора была предложена в работе [30]. Знаковый БОК автокоррелятор состоит из двух основных частей (Рис 1.4): линии задержки и интегратора (счетчика импульсов).

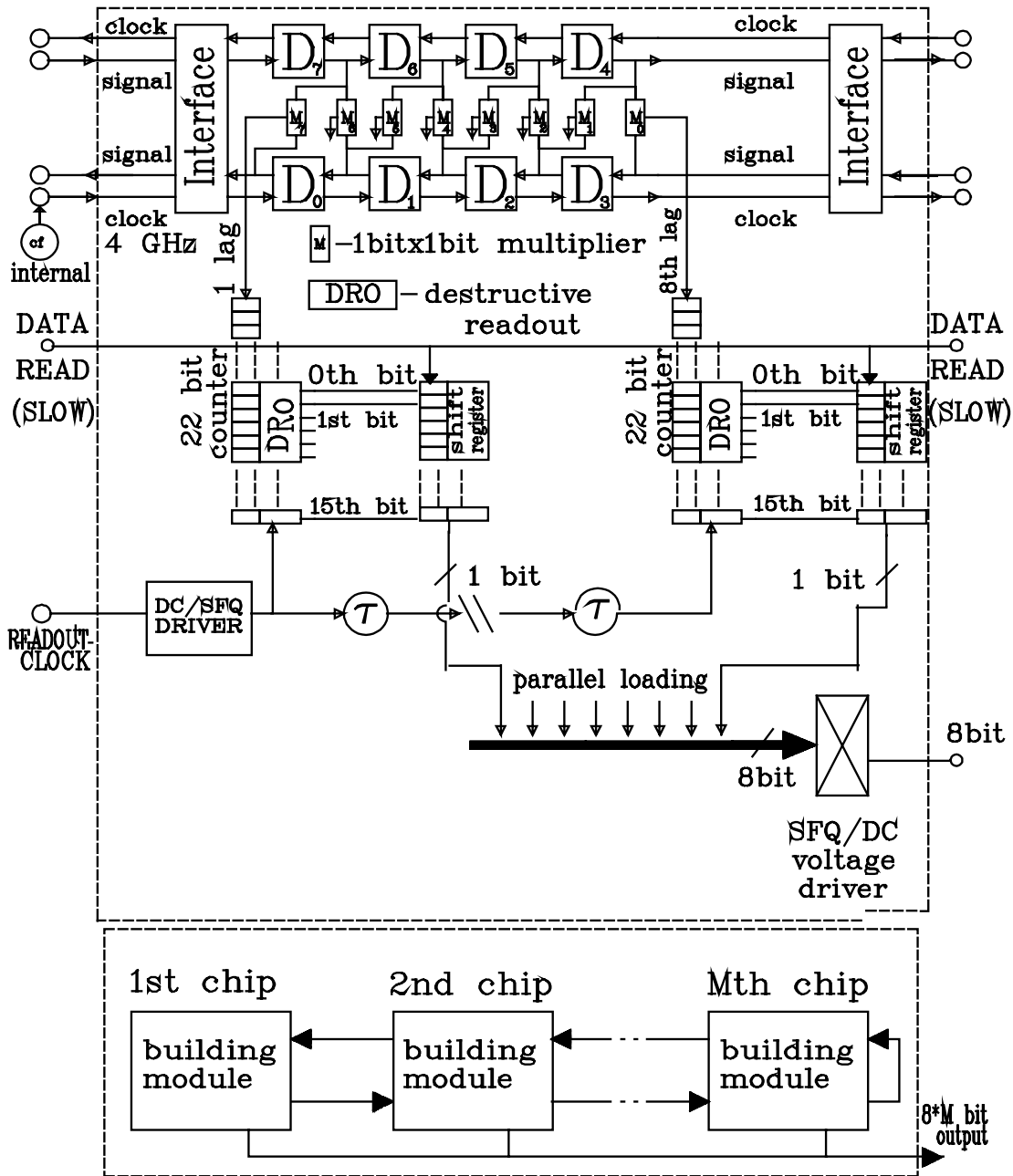


Рис 1.4. блок - схема цифрового знакового коррелятора по [30].

Предполагается использовать информацию с 16 старших разрядов счетчика, а информация с 6 младших разрядов считается превышающей точность работы устройства и отбрасывается. Линия задержки производит умножение и сдвиг

сигнала по времени, а интегратор - интегрирование полученного с линии задержки сигнала. С интегратора информация через сдвигающие регистры направляется на гораздо более медленный полупроводниковый компьютер. Рабочие параметры такого коррелятора следующие:

Частотная полоса	2 ГГц
Разрешение	2 МГц
Число каналов	1024
Суммарная рассеиваемая энергия	~10 мВт

Впоследствии данная реализация была доработана [31]. Было предложено наиболее удачное схемное решение для линии задержки и интегратора, благодаря чему эта схема содержит наименьшее число джозефсоновских переходов из всех реализаций автокорреляторов. Более того, удачное решение линии задержки позволило реализовать оверсэмплинг (oversampling) [29] (см. ниже) добавлением к ней всего трех джозефсоновских переходов.

При работе автокорреляторов основным параметром, ограничивающим статистическую точность вычислений, является время интегрирования. Относительное время интегрирования показывает на сколько независимых отсчетов (samples) больше, чем при обработке многобитным автокоррелятором необходимо обработать для достижения равной последнему статистической точности. При сэмплеировании (осуществлении выборки) с частотой Найквиста относительное время интегрирования равно  $\pi^2/4 \approx 2.46$ , при двойной частоте Найквиста  $\sim 1.81$ , а при постоянном сэмплеировании -  $\pi^2/6 \approx 1.65$ . Сэмплеирование с частотой выше частоты Найквиста называется оверсэмплингом [29]. Оптимальным

для знакового автокоррелятора является сэмплирование с двойной частотой Найквиста.

В работах [32] и [33] предложены реализации автокоррелятора с оверсэмплингом. В работе [33] число джозефсоновских переходов на разряд сведено к минимуму за счет выполнения интегрирования внешними полупроводниковыми устройствами. Однако данное решение не оправдано с учетом развития технологической базы. В работе [32] авторы применили кодирование информации с помощью двух информационных линий, одна из которых служит для передачи “0”, другая - для передачи “1”. Такая реализация позволяет избежать глобального тактирования схемы. К сожалению, это привело к значительному увеличению числа джозефсоновских переходов на канал в линии задержки. Параметры различных реализаций автокорреляторов приведены в таблице 1.1.

Параметры / источники	[30]	[31]	[32]	[33]
Разрядность счетчика	16	16	16	-
Число отбрасываемых разрядов счетчика	6	6	8	10
дж. переходов в линии задержки/разряд	?	19	98	22
дж. переходов/разряд	~500	195	426	74
Оверсэмплинг	-	-	+	+

Таблица 1.1. Параметры реализаций цифрового знакового автокоррелятора.

## Постановка задачи

Задачей данной работы являлось:

- 1) исследование свойств передачи одноквантовых импульсов по микрополосковым сверхпроводниковым линиям;
- 2) создание узлов сопряжения элементов БОК логики со сверхпроводниковыми микрополосковыми линиями для передачи по ним результата вычислений интегратора в цифровом знаковом автокорреляторе;
- 3) разработка счетчиков с деструктивным считыванием, выполняющих функцию интегратора для цифрового знакового автокоррелятора.

## Глава II. Счетчики с разрушающим считыванием информации для цифрового коррелятора на основе быстрой одноквантовой логики

### Принципиальная схема

Одной из возможных реализаций счетчика импульсов на элементах БОК логики является цепочка последовательно соединенных Т-триггеров [34]. Поскольку на выход каждого Т-триггера проходит только каждый второй импульс, на выходе  $N$ -битной цепочки импульс появляется через  $2^N$  тактов. Информация о суммарном количестве импульсов, поступивших на счетчик, кодируется внутренним состоянием его разрядов в виде  $N$ -разрядного двоичного числа.

В данной схеме (см. рис. 2.1) разряды счетчика соединены между собой таким образом, что первый импульс последовательно проходит все разряды и переводит их в единичное состояние. Импульс с входа Reset возвращает каждый разряд в нулевое состояние и одновременно посылает считанную информацию на параллельные выходы. Каждый разряд представляет собой модифицированную версию Т-триггера, в котором квантующий контур образован джозефсоновскими переходами J3, J5 и индуктивностью L4. Поступающий импульс проходит по JTL (джозефсоновской линии передач [6]) и в случае нулевого состояния квантующего контура переключает J2, и по JTL, образованной J3, J7 поступает на следующий разряд счетчика. В случае поступления счетного импульса при единичном состоянии квантующего контура переключаются J1 и J4, и на этом распространение импульса прекращается.

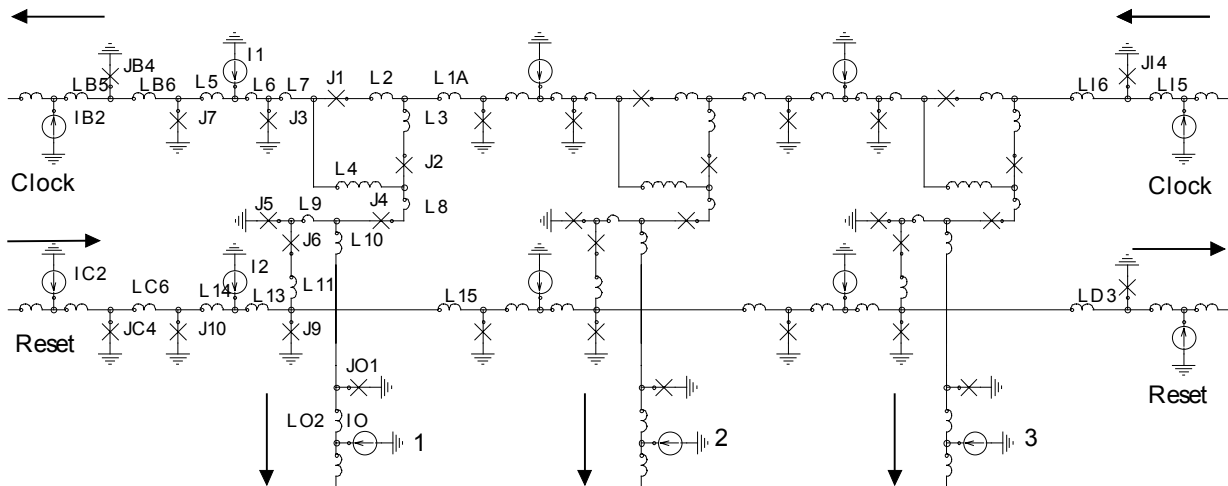


Рис 2.1. Принципиальная схема 3-х битного счетчика.

При приходе считывающего импульса на вход Reset он проходит на следующий бит, а дальнейшее распространение по данному биту зависит от состояния квантующего контура. В случае его нулевого состояния переключается J6, и на этом распространение считывающего импульса по разряду заканчивается. При единичном состоянии квантующего контура происходит переключение J5, что приводит к поступлению импульса на выходную JTL разряда счетчика. При этом происходит переключение J2, что изменяет состояние квантующего контура на нулевое. Информация с выходов Reset и Clock используется для контроля прохождения импульсов по схеме.

Расчет сразу трех бит является необходимым при построении регулярных структур, т.к. крайние разряды имеют отличное от среднего разряда окружение. Такой подход гарантирует сохранение допусков на рабочие параметры при

XI	1.000	-29.1% / 32.1%	L1	0.322	-40.0% / 40.0%
----	-------	----------------	----	-------	----------------

XJ	1.000	<u>-27.7%</u> / 38.5%	L2	0.512	-40.0% / 40.0%
XL	1.000	-30.6% / 40.0%	L3	0.706	-40.0% / 40.0%
I1	3.600	-31.1% / 34.1%	L4	1.915	-40.0% / 40.0%
I2	2.390	-39.5% / 40.0%	L5	0.395	-40.0% / 40.0%
II	2.730	-40.0% / 40.0%	L6	0.121	-40.0% / 40.0%
IN	2.480	-40.0% / 40.0%	L7	0.060	-31.1% / 40.0%
IQ	2.750	-40.0% / 40.0%	L8	0.403	-40.0% / 40.0%
IR	1.830	-40.0% / 40.0%	L9	0.086	-40.0% / 40.0%
XJ1	1.000	-40.0% / 40.0%	L10	2.345	-40.0% / 40.0%
XJ2	1.000	-40.0% / 40.0%	L11	0.468	-40.0% / 40.0%
XJ3	1.000	-40.0% / 40.0%	L12	0.349	-40.0% / 40.0%
XJ4	1.000	-34.0% / 31.1%	L13	0.250	-40.0% / 40.0%
XJ5	1.000	-40.0% / 38.0%	L14	1.358	-40.0% / 40.0%
XJ6	1.000	-40.0% / 40.0%	L15	0.035	-40.0% / 40.0%
XJ7	1.000	-40.0% / 40.0%	J1 = 1.98,	J2 = 1.00,	
XJ9	1.000	-40.0% / 40.0%	J3 = 1.98,	J4 = 1.77,	
<b>XJ10</b>	<b>1.000</b>	<b>-40.0% / 40.0%</b>	J5 = 1.51,	J6 = 1.51,	
			J7 = 2.53,	J9 = 2.29,	
			J10 = 1.27		

Таблица 2.1. Параметры схемы счетчика одноквантовых импульсов и допуска на них.

увеличении разрядности устройства. Использование большего количества разрядов при расчетах параметров устройства сопряжено с увеличением времени вычислений.

Оптимизация БОК схем является сложной многопараметрической задачей поиска рабочей точки, в которой параметры схемы имеют максимальные допуски. Большие допуски на параметры схемы приводят к более стабильной работе устройства [35]. Оптимизация схемы проводилась с помощью разработанного пакета программ PSCAN [36]. В рамках данной программы было изучено влияние изменения индуктивных коэффициентов эквивалентной схемы на процесс распространения одноквантовых импульсов в счетчике. В результате компьютерное моделирование показало, что все разряды схемы имеют одинаковые параметры, а минимальный допуск на них составляет 28% (см. таблицу 2.1). Расчетные параметры быстродействия превышают 4 ГГц.

### **Топология схемы**

В соответствии с расчетами была создана топология микросхемы 4-битного счетчика для технологии РТВ (г. Брауншвейг, Германия) и 4- и 8-битного счетчика для технологии ИРЭ РАН для низкочастотного, а в последнем случае и высокочастотного исследования. Для использования технологии ИРЭ была создана библиотека базовых элементов. Технология РТВ 2.5-микронная, содержит три металлических слоя, резисторы располагаются непосредственно поверх 2-го Nb слоя (рис. 2.2). Технология ИРЭ 1-микронная, содержит три металлических слоя,

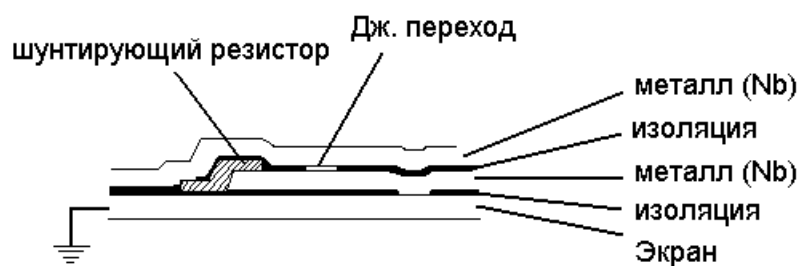


Рис 2.2. Разрез перехода, изготовленного по технологии РТВ.

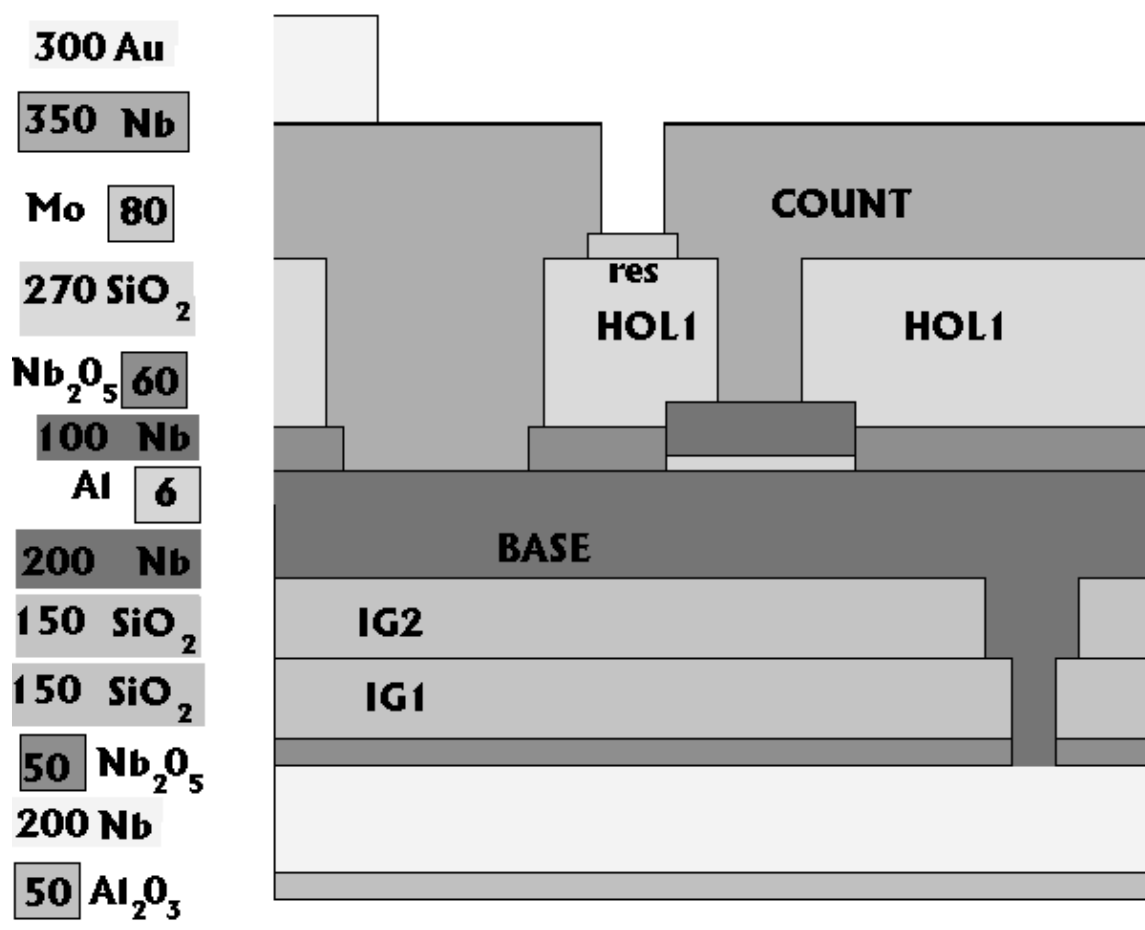


Рис 2.3. Переход, изготовленный по технологии ИРЭ РАН. Обозначения соответствуют обозначению слоев в AutoCad. Приведена их толщина в нм.

резисторы располагаются под 3-им Nb слоем и отделены от 2-го Nb слоя изоляцией (рис. 2.3). "Трехслойка" (Al-AlOx-Al) служит для создания туннельных переходов.

При создании топологии схемы для РТВ ширина одной ячейки интегратора не должна была превышать 200 мкм, что было необходимо для совмещения со спроектированной ранее топологией линии задержки (см. рис. 2.4).

В данной технологии существует проблема создания соединений между слоями металла из-за анодирования нижнего электрода. Для решения данной проблемы создаются соединения по периметру резистора, специально напыляемого для этих целей, что приводит к большим размерам и индуктивностям данных соединений. Помимо этого они сложны в изготовлении и часто имеют низкий критический ток. В данной топологии удалось свести количество таких переходов к минимуму. Оно составляет два межслойных соединения на разряд счетчика.

В процессе проектирования были внесены изменения в стандартные блоки РТВ с топологиями SFQ/DC преобразователей для согласования их геометрических размеров с размерами одного разряда. В результате его ширина была уменьшена на 30 мкм.

Для повышения точности соответствия принципиальной схемы с топологической реализацией было проведено исследование влияния трехмерных эффектов, обусловленных пространственным распределением магнитного поля на краях полосков, на вычисляемые программой экстракции индуктивных коэффициентов  $L_{metr}$  значения.

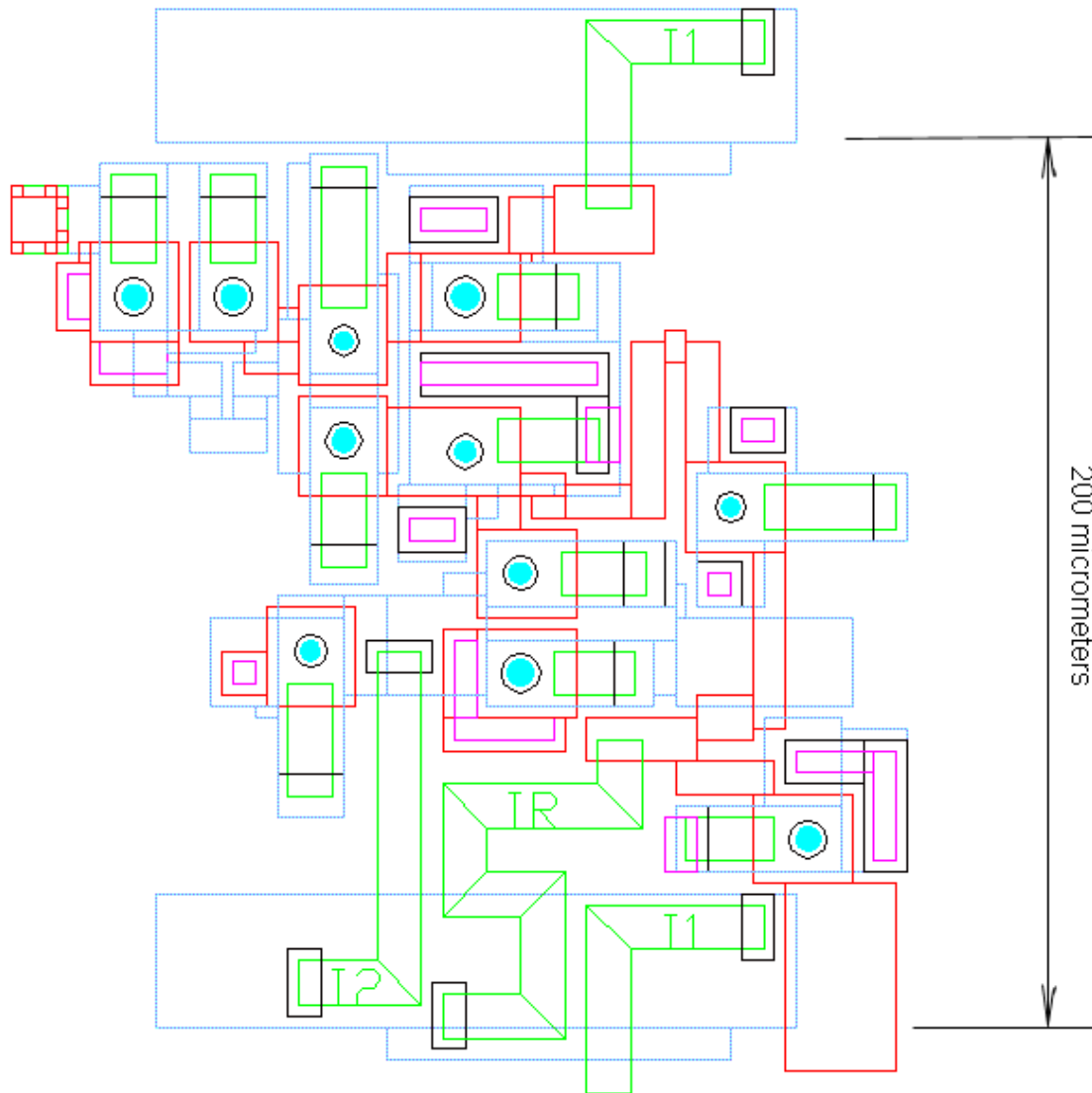


Рис. 2.4. Топология одного разряда счетчика для технологии РТВ.

При создании топологии схемы для технологии ИРЭ РАН (рис. 2.5) предусмотрены временные соединения второго Nb слоя с первым. Эти соединения используются в процессе изготовления для создания слоя анодизации  $Nb_2O_5$  второго слоя. В ходе этой операции в камере, наполненной кислородом, создается разность потенциалов, одним из электродов при этом является второй слой Nb.

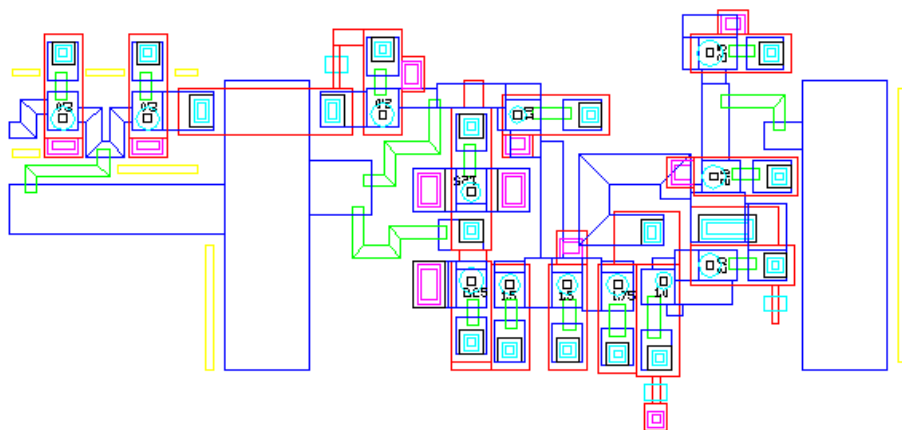
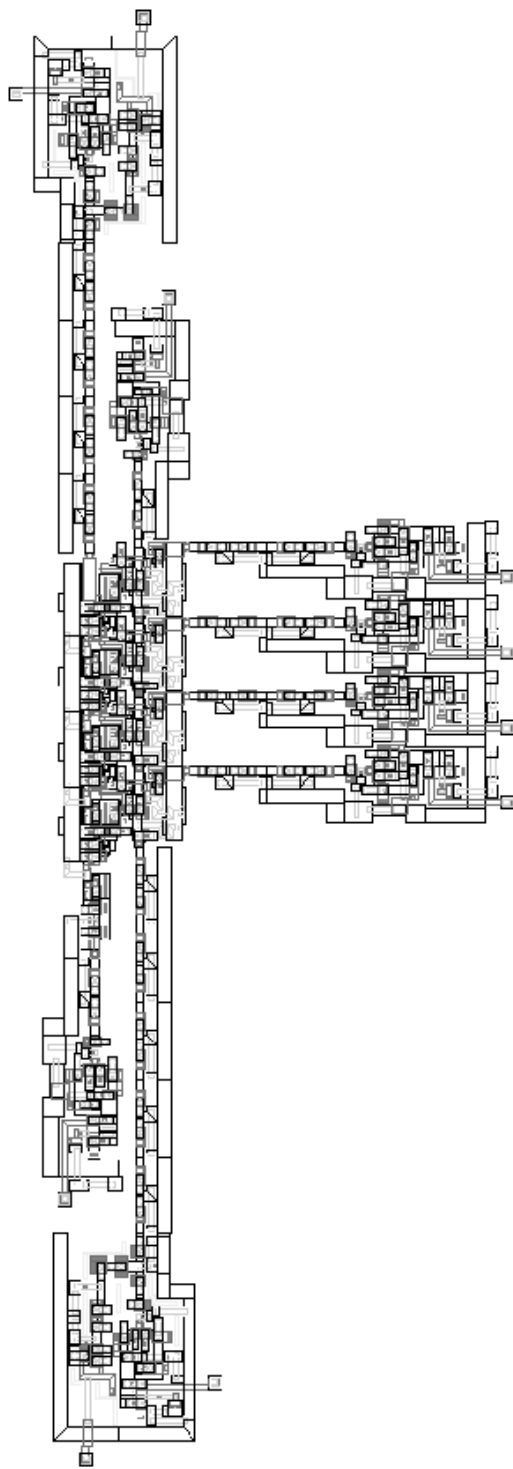


Рис. 2.5. Топология одного разряда счетчика для технологии ИРЭ РАН.

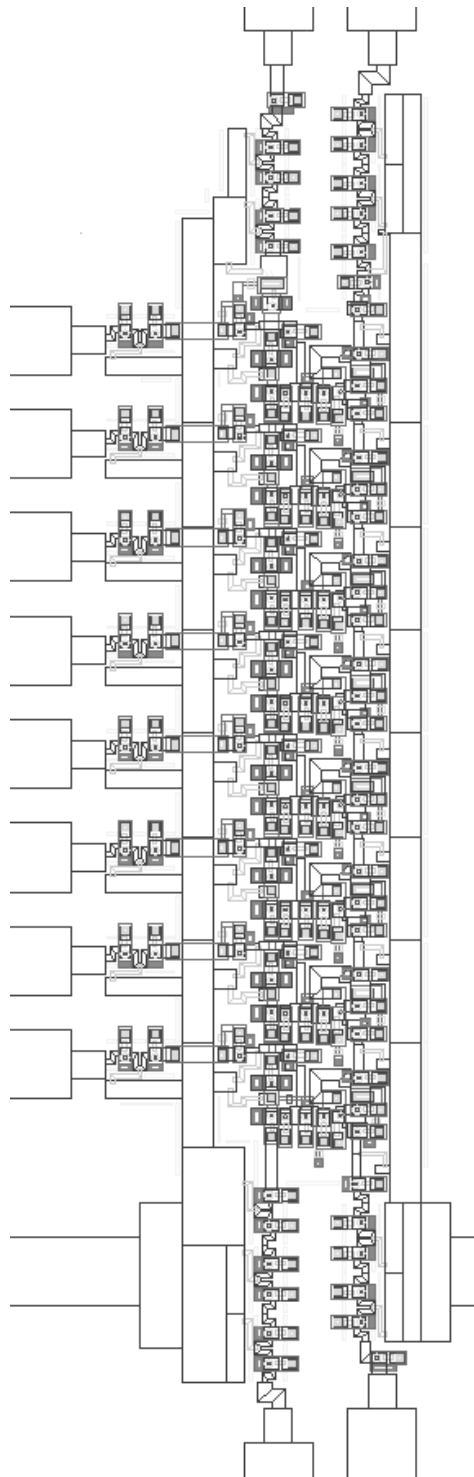
После этой операции временные соединения травлятся. Создание слоя анодизации поверх второго Nb слоя необходимо для предотвращения его подтравливания в ходе травления верхних слоев.

Разработана процедура экспериментального исследования схемы. При этом в ходе низкочастотного тестирования (рис. 2.6а) на входы DC/SFQ преобразователей подаются последовательности импульсов тока. При этом наблюдаются отклики на всех SFQ/DC преобразователях. Для высокочастотного тестирования на входе счетчика установлен джозефсоновский переход (рис. 2.6б) для генерации высокочастотной последовательности импульсов. В ходе тестирования с выхода схемы Clock out снимается напряжение пропорциональное его выходной частоте, которая в  $2^N$  меньше входной, где N - число разрядов счетчика.

Таким образом, в настоящей работе разработана принципиальная схема и созданы топологии счетчика одноквантовых импульсов для коррелятора на быстрой одноквантовой логике для технологий РТВ и ИРЭ РАН.



(а)



(б)

Рис. 2.6. Топология схемы счетчика для (а) низкочастотного тестирования (РТВ) и (б) высокочастотного тестирования (ИРЭ РАН).

## Глава III. Исследование распространения одноквантовых импульсов по сверхпроводниковым микрополосковым линиям

### Введение

Одним из наиболее важных достоинств схем на основе быстрой одноквантовой логики является возможность передачи информации со скоростью света по сверхпроводящим микрополосковым линиям (SMSL). Такая линия представляет собой полосок из сверхпроводящего материала, помещенного над экраном (рис. 3.1). Оптическими методами наблюдения экспериментально показано, что одноквантовые импульсы по такой линии передаются без искажения формы и без затухания на расстояния более  $1\text{ см}$  [37]. Микрополосковая линия не содержит активных элементов, таких как джозефсоновские переходы. Такая особенность позволяет значительно сократить число джозефсоновских переходов в схеме и, таким образом, значительно упростить процесс изготовления схем на БОК логике. Скорость передачи импульсов по такой линии (в отличие от JTL [6]) не зависит от динамики джозефсоновских переходов и равна скорости свайхарта:

$$\bar{c} = c \sqrt{\frac{d}{\varepsilon \Lambda}} \sim \frac{c}{30}.$$

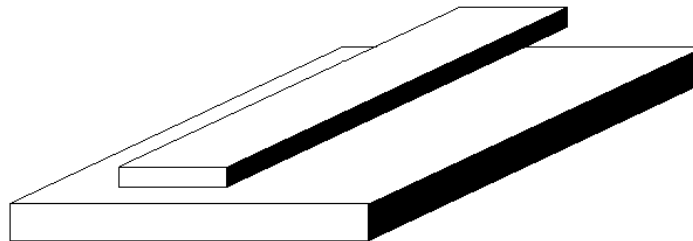


Рис. 3.1. Сверхпроводниковая микрополосковая линия.

К настоящему моменту проведены исследования динамики распространения импульсов в SMSL. Например, получены данные численного моделирования по взаимному влиянию импульсов, перемещающихся в пересекающихся SMSL [38]. Эти результаты позволяют надеяться, что допустима передача импульсов по пересекающимся SMSL, лежащим в разных слоях.

Все эти свойства SMSL делают их идеальной заменой джозефсоновским линиям передач (JTL) при передачи импульсов на расстояния, превышающие длину двух-трех компактно нарисованных джозефсоновских линий передач (~300 микрон для стандартной Nb-технологии [7]).

## **Согласование схем на быстрой одноквантовой логике и сверхпроводниковых микрополосковых линий**

### **Теоретическая часть**

Для практического использования SMSL в схемах на БОК логике необходимо согласовывать SMSL и БОК схемы для предотвращения отражения импульсов. При этом основным является согласование SMSL с JTL, которая является стандартным входом и выходом БОК схем. К сожалению, полностью их согласовать невозможно. Это связано с тем, что импеданс джозефсоновской линии передач существенно нелинеен, а SMSL имеет неизменный импеданс, определяемый только реальной частью. В случае, если втекающий в JTL ток меньше некоторого критического значения, то ее входной импеданс есть импеданс небольшой индуктивности, а если ток больше критического значения, то входной импеданс содержит и комплексную, и реальную части.

В работе [39], посвященной данной проблеме, импеданс JTL оценивается следующим образом. Рассмотрим бесконечную JTL (см. рис. 3.2). В такой линии одноквантовый импульс может быть описан как солитон,двигающийся с постоянной скоростью.

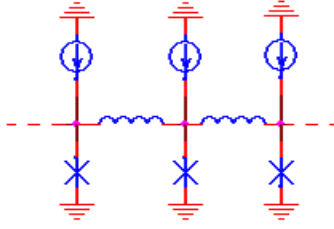


Рис. 3.2. Схема бесконечной джозефсоновской линии передач.

Пусть время, необходимое для преодоления элементарной ячейки JTL есть  $\tau$ . Для корректной работы JTL необходимо соблюдение условия  $LI_c \ll \Phi_0$ , поэтому изменение фазы  $\varphi$  на каждой индуктивности много меньше  $2\pi$ . Таким образом,  $I_L$ , ток через индуктивность в JTL, пропорционален  $(\Phi_0/2\pi)\Delta\varphi/L$ . Из предположения о постоянстве скорости солитона следует:

$$I_L = \frac{\Phi_0}{2\pi} \frac{[\varphi(t+\tau) - \varphi(t)]}{L} \approx \frac{\Phi_0}{2\pi} \frac{[(d\varphi/dt)\tau + (d^2\varphi/d^2t)\tau^2/2 + \dots]}{L} = \frac{[V\tau + (dV/dt)\tau^2/2 + \dots]}{L} \quad (3.1)$$

Видно, что это соотношение соответствует соотношению для параллельно соединенных сопротивления  $Z=L/\tau=\alpha(L/C_j)^{1/2}$  и емкости  $C=\tau^2/2L=C_j/2\alpha^2$  (см. вставку на рис. 3.3).  $\alpha = \sqrt{\beta_c \beta_l} (\tau_c / \tau)$ , где  $\beta_c$ ,  $\beta_l$  и  $C_j$ - безразмерные емкость,

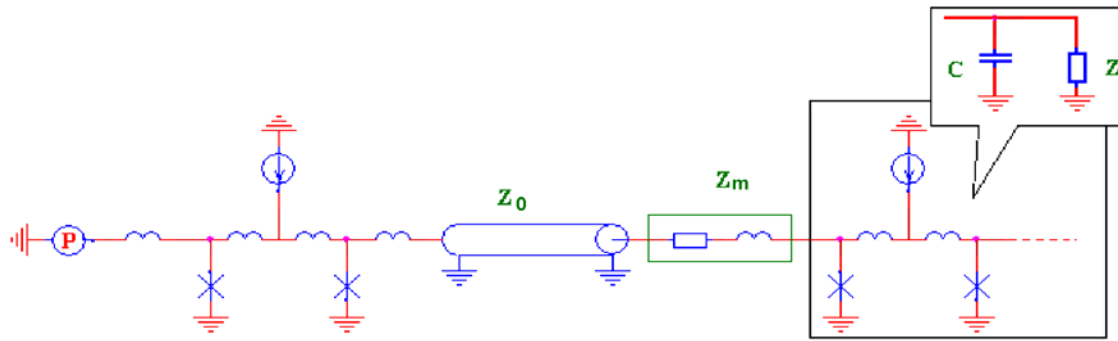


Рис 3.3. Принципиальная схема последовательного согласования SMSL и JTL. На вставке показана схема, с эквивалентным JTL волновым сопротивлением.

индуктивность и размерная емкость элементарной ячейки JTL соответственно, а  $\tau_c = \Phi_0 / 2\pi V_c$  - характерное время джозефсоновского перехода.

В статье [39] авторы предложили параллельную схему согласования JTL и SMSL. Такая схема приводит к необходимости создания емкости, занимающей большую площадь чипа в месте согласования. Это понижает степень интеграции устройств на БОК логике.

Рассмотрим последовательную схему согласования [40] с однонаправленной передачей импульсов. Назовем схему до SMSL - драйвером, а после - ресивером. Драйвер является схемой, слабо реагирующей на возникновение отраженного сигнала. Это связано с динамикой джозефсоновских переходов. Соединим драйвер и SMSL с помощью индуктивности, подбираемой в ходе оптимизации. Согласование ресивера с SMSL означает равенство волнового сопротивления SMSL ( $Z_0$ ) и контура согласования ( $Z_m$ ), последовательно соединенного с JTL ( $Z_{jt}$ ) (см. рис. 3.3):

$$Z_0 = Z_m + Z_{JTL} = Z_m - \frac{iZ}{\omega C(Z - \frac{i}{\omega C})}. \quad (3.2)$$

Решение уравнения 3.2 относительно  $Z_m$  приводит к схеме с резистором  $R_m$ , последовательно соединенным с индуктивностью  $L_m$ :

$$Z_m = Z_0 - \frac{Z}{1 + Z^2 \omega^2 C^2} + \frac{i\omega CZ^2}{1 + Z^2 \omega^2 C^2} = R_m + i\omega L_m \quad (3.3)$$

$$R_m = Z_0 - \frac{Z}{1 + Z^2 \omega^2 C^2}, \quad L_m = \frac{Z^2 C}{1 + Z^2 \omega^2 C^2}. \quad (3.4)$$

Для стандартной Nb технологии [7] импеданс SMSL, созданной в первом Nb слое\* над экраном есть  $Z_0 = (L_0/C_0)^{1/2} 1/w$ , где  $w$  - ширина микрополоска,  $L_0 = 0.43 \text{ нГн/}\blacksquare$ , - двумерная индуктивность SMSL и  $C_0 = 0.277 \text{ фФ/мкм}^2$  - емкость в слое. При оптимальных параметрах JTL параметр  $\alpha$  равен 0.5 [39], емкость джозефсоновского перехода  $C_j$  равна  $0.465 \text{ нФ}$ , индуктивность ячейки JTL  $L = 7.9 \text{ нГн}$ , сопротивление  $Z$  равно  $2.05 \Omega$ .

Соотношение (3.4) задает оптимальные параметры согласующего контура в зависимости от значения  $Z_0$  и  $Z$ . Однако, желательно избежать использования резистора  $R_m$ . Резистор в последовательном согласующем контуре вносит значительный шум в области высоких частот и рассеивает значительную энергию. Таким образом, с учетом дополнительного условия  $R_m = 0$  получим из соотношения (3.4) связь  $Z_0$  и  $Z$ :

$$Z_0 = Z/(1 + Z^2 \omega^2 C^2).$$

Найденное соотношение зависит от частоты. Таким образом, оно может быть выполнено для заданных  $Z_0$  и  $L_m$  только при некоторой фиксированной частоте. Это означает невозможность полного согласования без возникновения

---

\* M1 или BASE. Название зависит от технологии.

отражения части одноквантового импульса. Выберем частоту согласования  $\omega \approx 0.3\omega_c$  ( $\omega_c = 150 \text{ ГГц}$ ), несущую 80% энергии одноквантового импульса. Решение приводит к следующим значениям: импеданс SMSL  $Z_0 \approx Z$ , ширина SMSL  $w \approx 19.3 \text{ мкм}$  и  $L_m \approx 3.88 \text{ нГн} \approx 0.5L$ .

### Численное моделирование

При моделировании в программе PSCAN [55] SMSL была представлена состоящей из отдельных участков, каждый длиной 50 мкм. Длина 50 мкм равна менее чем одной восьмой длины волны, соответствующей  $\omega_c$ . Каждый такой участок представлял LC-цепочку с соединенным параллельно  $L$  резистором  $R$  (см. рис. 3.4). Резистор  $R = 320 \text{ Ом/■}$  представляет поверхностное сопротивление SMSL в области частот  $f > 1 \text{ ГГц}$ . Было промоделировано поведение системы при длинах SMSL от 0.25 мм до 5 мм. На рис. 3.5 показаны эпюры напряжения на джозефсоновских переходах драйвера в случае отсутствия (а) и наличия (б) элементов согласования. На рис. 3.6 изображена принципиальная схема последовательно соединенных драйвера, SMSL и ресивера с обозначением названий элементов. На схеме опущены элементы, являющиеся частью JTL со стандартными значениями [5]. Все джозефсоновские переходы соединены с землей через индуктивность 0.1 нГн.

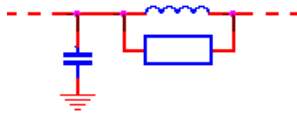


Рис. 3.4. Представление SML при моделировании.

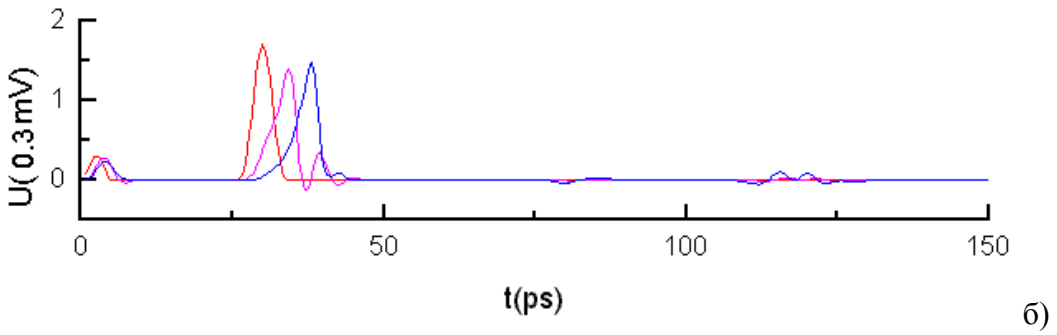
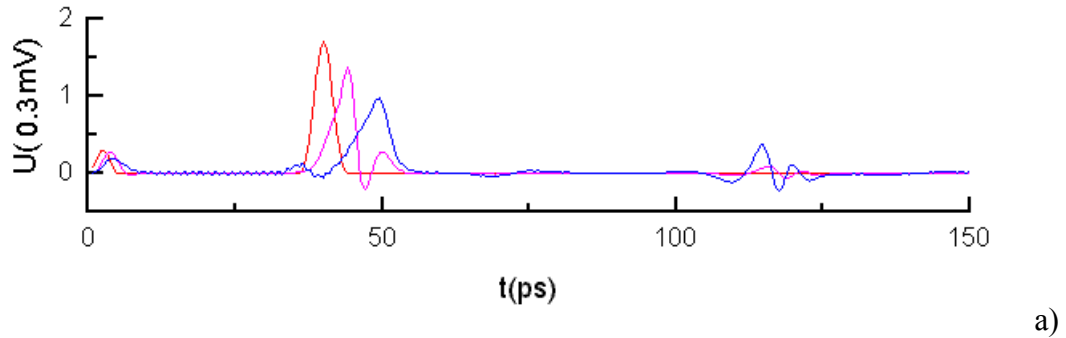


Рис. 3.5. Эпюры напряжения на джоульсоновских переходах драйвера в случае отсутствия (а) и наличия (б) элементов согласования.

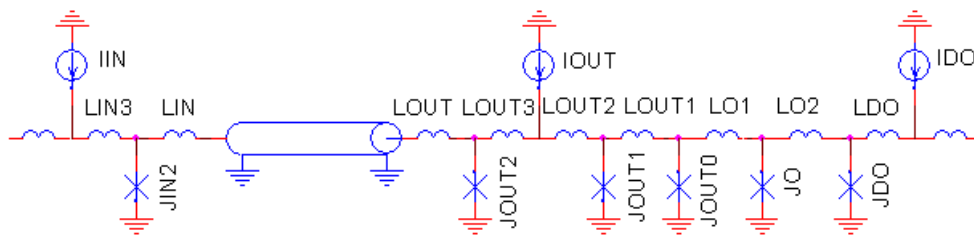


Рис. 3.6. Принципиальная схема последовательно соединенных драйвера, SML и ресивера.

На рис. 3.7 представлена зависимость отклонения глобального тока питания схемы ( $XI$ ) и критических токов джозефсоновских переходов ( $XJ$ ) от времени задержки между импульсами в тестовой последовательности. Оптимизация схемы производилась при различных значениях времени задержки импульсов в последовательности.

Целью оптимизации являлось получение набора параметров схемы, при котором допуски на параметры  $XI$  и  $XJ$  превышают 30% в области частот ниже главного пика. Главный пик - область падения допусков, образованная из-за наложения сигнала и отражения идущего перед ним сигнала. Эта область образуется за счет непереключения контакта JOUT2. Уменьшение допусков в этой области ограничивает максимальную частоту передачи сигналов по SMSL (см. рис. 3.11).

Ограничение допусков, помеченное буквой G, вызвано возникновением генерации при превышении током питания критического тока контактов устройства. Ограничение допусков, помеченное на графике буквой P, вызвано непереключением контакта JO при сильном падении тока питания. Параметры драйвера и ресивера для 2 мм и 0.5 мм SMSL приведены в таблице 3.1. Большое значение параметра Маккамбера-Стюарта ( $\beta$ ) джозефсоновского перехода JIN2 обусловлено частичным шунтированием этого перехода SMSL при их соединении через маленькую индуктивность LIN. На рис 3.8 показана зависимость допусков на  $XI$  и  $XJ$  для схемы с 2мм SMSL от числа импульсов в тестовой последовательности при времени задержки между импульсами:

а) 45 нс (главный пик),

б) 55 нс, и

в) 90 нс (второй пик).

Видно, что последовательность из 20 импульсов полностью определяет зависимость в области частот ниже главного пика, а 50 импульсов – включая главный пик. На рисунке 3.10 представлена зависимость допусков на параметры  $XI$  и  $XJ$  от сопротивления в эквивалентной SMSL схеме (см. рис. 3.4) для 2мм SMSL. Так как это сопротивление было выбрано константой, то этот график предназначен для оценки ошибки, вносимой таким приближением. Обращает на себя внимание слабая зависимость  $XI$  и  $XJ$  от этого параметра.

	<b>2 мм</b>	<b>0.5 мм</b>		<b>2 мм</b>	<b>0.5 мм</b>
<b>JIN2</b>	2.0	2.0	<b>IIN</b>	2.56	2.79
<b>JOUT2</b>	1.0	1.0	<b>IDO</b>	2.37	2.82
<b>JOUT1</b>	1.0	1.0	<b>IOUT</b>	1.94	1.94
<b>JOUT0</b>	1.0	1.0	<b>LOUT1</b>	1.4	1.54
<b>JO</b>	1.18	1.18	<b>LOUT2</b>	0.98	1.29
<b>JDO</b>	1.54	1.54	<b>LOUT3</b>	2.58	2.01
$\beta_{JIN2}$	6.86	3.4	<b>LO1</b>	1.28	1.4
$\beta_{JOUT2}$	1.25	0.4	<b>LO2</b>	1.68	1.45
<b>LIN</b>	0.21	0.21	<b>LIN3</b>	0.93	0.6
<b>LOUT</b>	0.52	0.63	<b>LDO</b>	0.53	0.53

Таблица 3.1. Параметры драйвера и ресивера для 2 мм и 0.5 мм SMSL в единицах программы PSCAN (2.63нГцн, 0.125мкА).

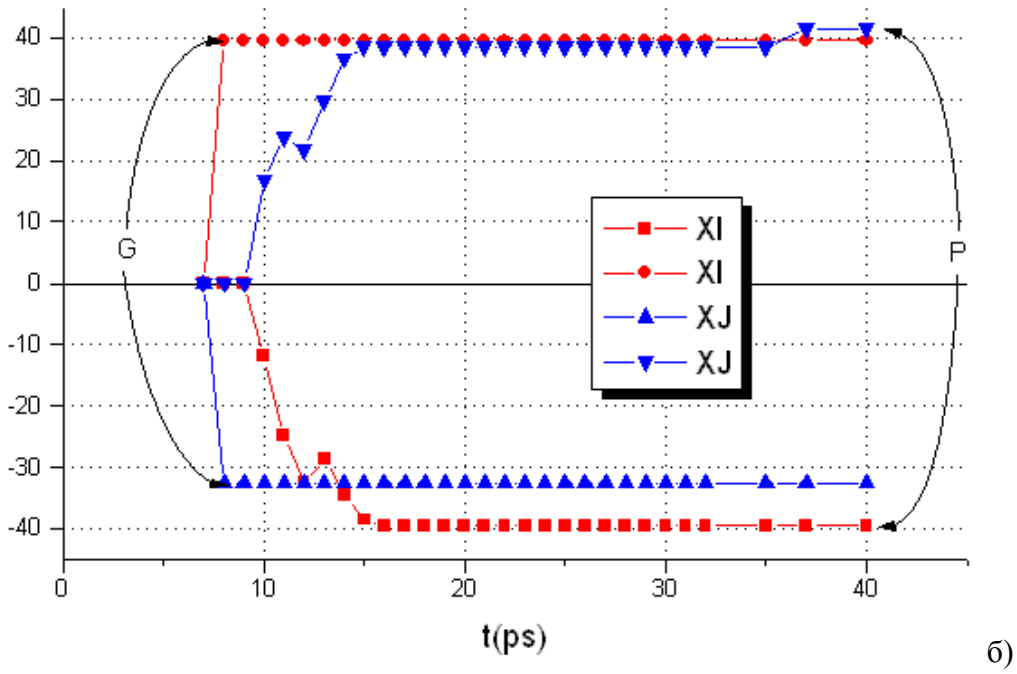
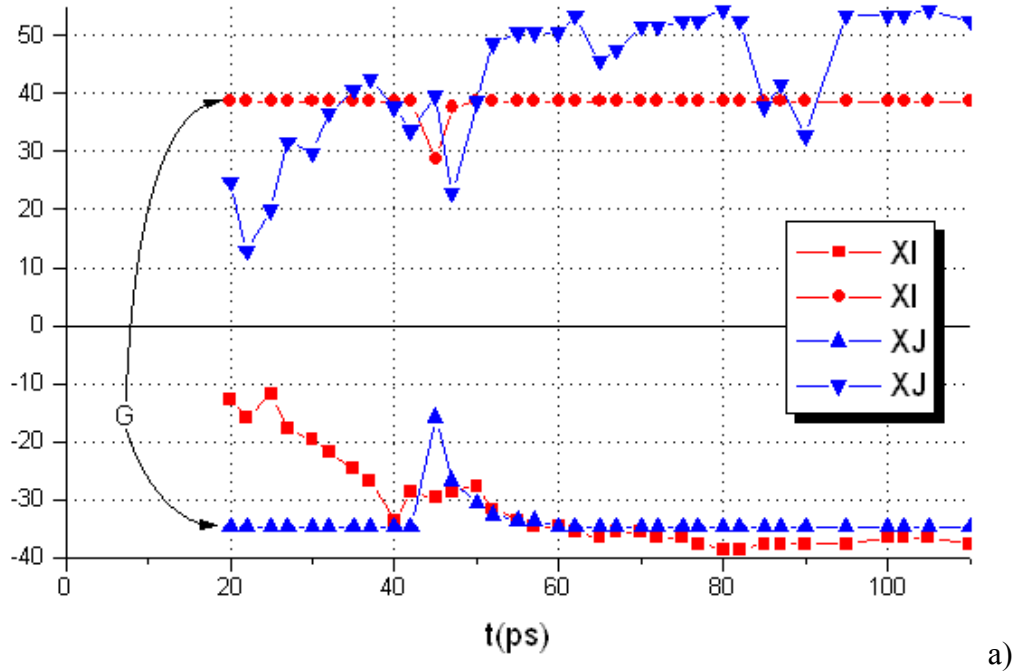


Рис 3.7. Зависимость отклонения  $XI$  и  $XJ$  (в процентах) от времени задержки между импульсами в тестовой последовательности. а) последовательность из 20 импульсов,  $SMSL = 2$  мм.  
 б) последовательность из 50 импульсов,  $SMSL = 0.5$  мм

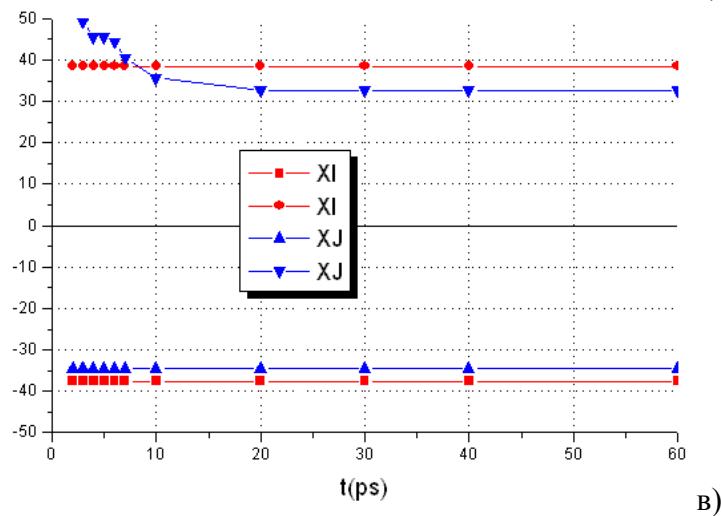
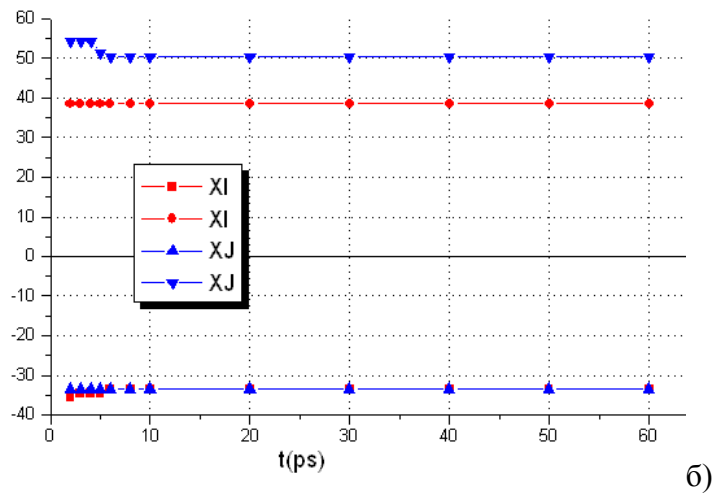
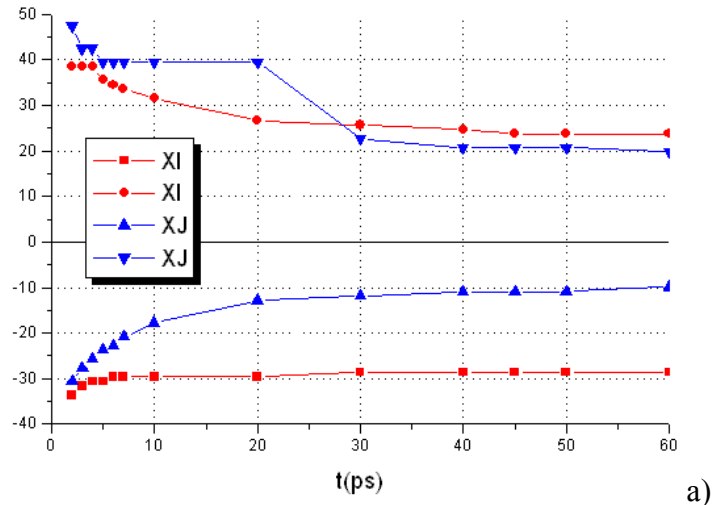


Рис 3.8. Зависимость допусков (в процентах) на  $XI$  и  $XJ$  для схемы с 2мм SMSL от числа импульсов в тестовой последовательности при времени задержки между импульсами а) 45 нс (главный пик) б) 55 нс и в) 90 нс (второй пик).

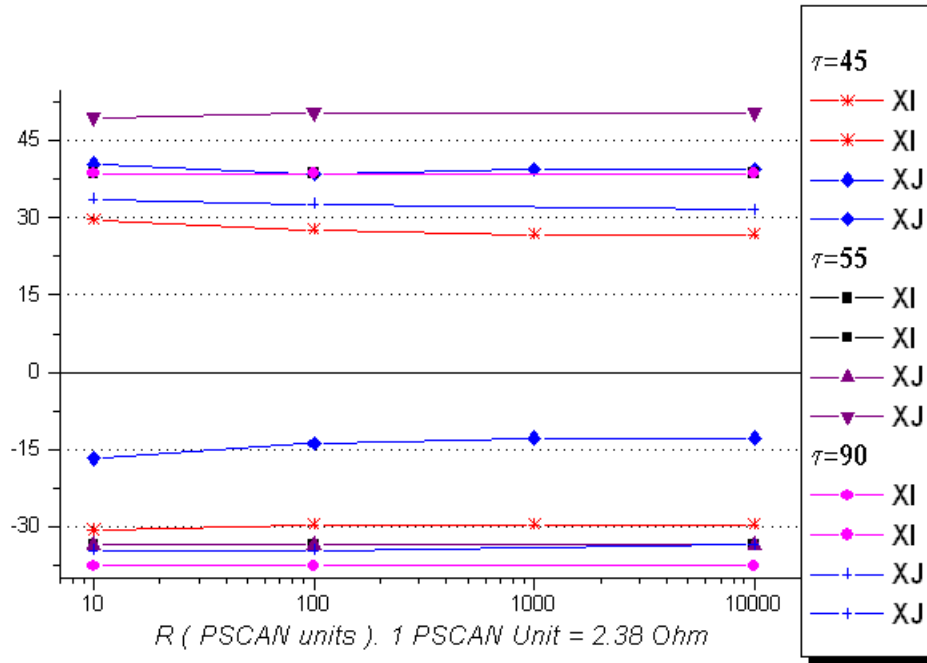


Рис 3.10. Зависимость допусков на параметры  $XI$  и  $XJ$  (в процентах) от сопротивления в эквивалентной SMSL схеме (см. рис. 3.4) для 2мм SMSL.  $\tau$ - время задержки между импульсами. Сопротивление в единицах PSCAN ( $2.38\Omega$ ).

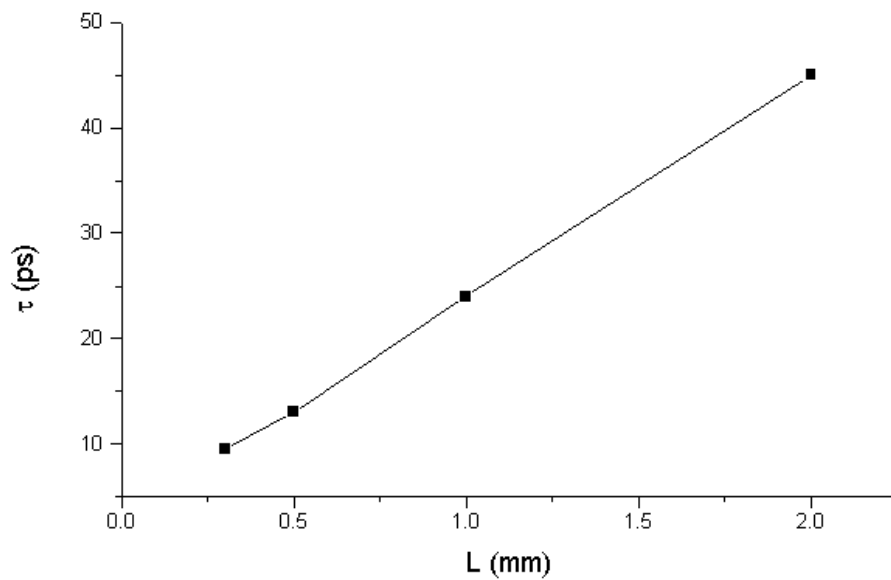


Рис 3.11. Зависимость положения главного пика от длины SMSL.

## Схема тестирования

Для экспериментальной проверки полученных результатов были разработаны схемы низкочастотного и высокочастотного тестирования. Низкочастотная схема состоит из последовательно соединенных DC/SFQ [5] преобразователя, драйвера, SMSL, ресивера и SFQ/DC преобразователя. Для высокочастотного тестирования была использована схема тестирования, предложенная Е. Б. Голдобиним и др. [41]. Блок-схема тестового устройства представлена на рис. 3.12. В этой схеме одноквантовые импульсы поступают в кольцо, образованное драйвером, SMSL, JTL и ресивером, через Confluence buffer от DC/SFQ преобразователя. Среднее напряжение, измеренное в любой точке кольца, соответствует частоте прохождения одноквантового импульса по кольцу.  $\langle V_{out} \rangle = Nf2\pi/\Phi_0$ , где  $N$  - число квантов в кольце. Небольшие вариации токов питания в JTL, служащей линией задержки, позволяют получать зависимость допусков в окрестностях точки, соответствующей находящемуся в кольце количеству квантов. Изменяя их количество, можно получить экспериментальные данные в широкой области значений, соответствующих широкой области изменения задержки между импульсами. Ограничением данной тестовой схемы является взаимодействие одноквантовых импульсов в JTL при больших частотах. Топология высокочастотной схемы представлена на рис. 3.13. Схема разработана для Nb/AIO<sub>x</sub>/Nb технологии [7]. Длины SMSL варьируются от 0.5 мм до 2 мм. Драйвер, ресивер и линия задержки содержат 14 джозефсоновских контактов, что соответствует 8.9 ГГц (18.3 мкВ) для 2 мм SMSL.

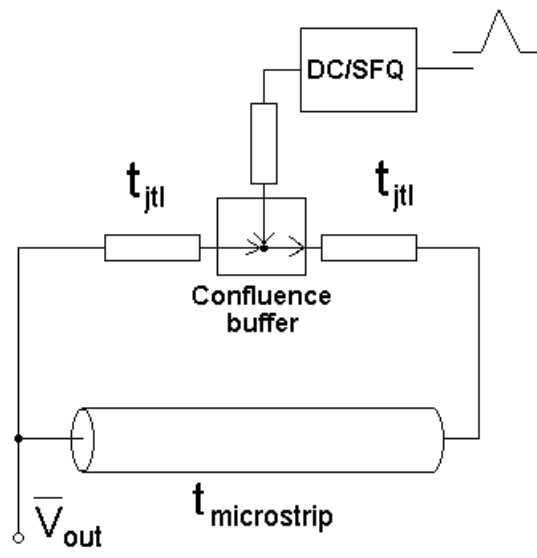


Рис. 3.12. Блок-схема устройства для высокочастотного тестирования.

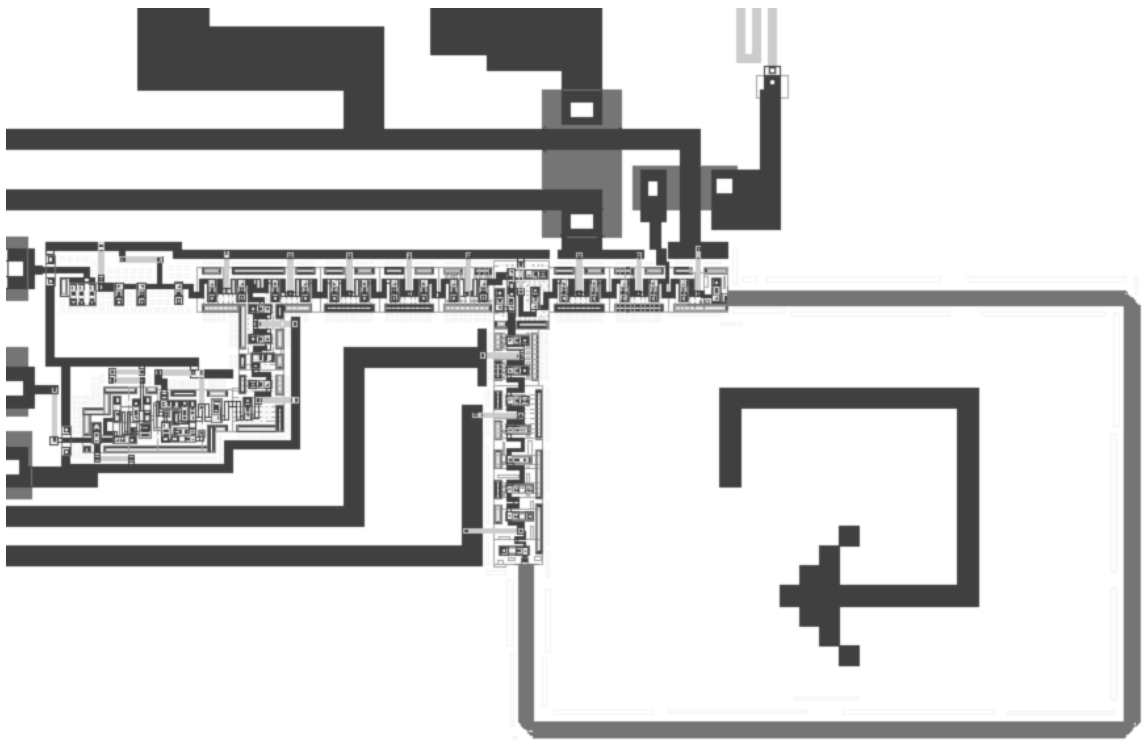


Рис. 3.13. Топология высокочастотной схемы с 2 мм SMTL.

## ВЫВОДЫ

1. Предложена функциональная схема счетчика одноквантовых импульсов для коррелятора на быстрой одноквантовой логике. Разработана принципиальная схема и проведено ее численное моделирование. По результатам численного моделирования спроектирована топологическая структура устройства.
2. Детально изучены вопросы распространения одноквантовых импульсов по микрополосковым линиям. В ходе проведенного теоретического анализа и численного моделирования показано, что при наличии в линии отраженного сигнала ограничения на максимальную частоту передачи импульсов по сверхпроводниковым микрополосковым линиям связаны прежде всего с длиной микрополосковой линии, определяющей время распространения по линии отраженного импульсного сигнала .
3. Предложена новая схема последовательного согласования сверхпроводниковых микрополосковых линий со схемами на быстрой одноквантовой логике. Показано, что использование такого метода согласования позволяет существенно уменьшить геометрические размеры топологических реализаций таких схем.
4. В результате аналитических вычислений и численного моделирования определен оптимальный набор параметров для каскадов согласования сверхпроводниковых микрополосковых линий со схемами на быстрой одноквантовой логике для двух длин микрополосков - 2 мм и 0.5 мм. Предложен способ высокочастотного кольцевого тестирования устройств согласования. Спроектированы топологические структуры для низкочастотного и высокочастотного тестирования каскадов согласования .

В заключение автор считает своим приятным долгом выразить глубокую благодарность своим научным руководителям: А. Ю. Кидияровой-Шевченко и К. Ю. Платову, а также всем сотрудникам лаборатории криоэлектроники и наноструктур, способствовавшим выполнению этой работы, особенно:

проф. М. Ю. Куприянову - за постоянное внимание и поддержку проводимых исследований,

проф. О. В. Снегиреву - за проявленное внимание и поддержку проводимых исследований,

Д. Е. Кириченко - за постоянную помощь, обсуждение работы, полезные советы и практические рекомендации, способствовавшие углублению понимания физической природы процессов,

проф. В. К. Семенову - за анализ проделанной работы и ценные замечания.

Д. Ю. Зиновьеву - за ценные замечания, приведшие к углублению понимания проблемы,

В. К. Корневу - за предоставление вычислительных мощностей и обсуждение работы на начальном этапе,

С. В. Вышенскому - за поддержку лабораторной системы электронных коммуникаций.

## Литература

1. В. Буккель “Сверхпроводимость”, Москва, “Мир”, 1975.
2. К.К. Лихарев “Введение в динамику джозефсоновских переходов”, Москва, “Наука”, 1985.
3. А. Бароне, Дж. Патерно “Эффект Джозефсона”, Москва, “Мир”, 1984.
4. К. Likharev, “Ultrafast superconductor digital electronics: RSFQ technology roadmap”, *Czechoslovak J. Phys.*, vol. 46, No suppl. S6, 1996.
5. К.К. Likharev and V.K. Semenov, “RSFQ logic/memory family: A new Josephson junction technology for sub-terahertz-clock frequency digital systems”, *IEEE Trans Appl. Supercond.*, vol.1, pp. 3-28, March 1991.
6. S.V. Polonsky, V.K. Semenov, P.I. Bunyk, A.F. Kirichenko, A.Yu. Kidiyarova-Shevchenko, O.A. Mukhanov, P.N.Shevchenko, D.F. Schneider, D.Yu. Zinoviev, and K.K. Likharev, “New RSFQ circuits”, *IEEE Trans Appl. Supercond.*, vol. 3, pp. 2566-2577, March 1993.
7. <http://www.hypres.com>
8. V. Patel, S. Tolpygo, W. Chen, and J.E. Lukens, ”Fabrication and properties of Nb/AlO<sub>x</sub>/Nb Self-Shunted Josephson Junctions With High Critical Current Densities”, *ISEC'99 Extended Abstracts*, pp. 229-231, 1999.
9. X. Meng, A. Bhat, L. Zheng, A. Wong, and T. Van Duzer, “Submicron Nb/Al-AlO<sub>x</sub>/Nb Tunnel Junctions With High Critical Current Densities”, *ISEC'99 Extended Abstracts*, pp. 235-237, 1999.

10. D. Balashov, M.I. Khabipov, F.Im. Buchholz, W. Kessel, and J. Niemeyer, "SINIS Fabrication Process for Realizing Integrated Circuits in RSFQ Impulse Logic", *ISEC'99 Extended Abstracts*, pp. 238-240, 1999.
11. I.P. Nevirkovets and J.B. Ketterson, "Enhancement of dc supercurrent in double-barrier Nb/Al-AIO<sub>x</sub>-Al-AIO<sub>x</sub>-Nb junctions", *ISEC'99 Extended Abstracts*, pp. 232-235, 1999.
12. А. Ю. Кидиярова- Шевченко, диссертация на соискание степени кандидата ф.-м. наук, 1998.
13. Z. Wang, H. Terai, A. Kawakami, and Y. Uzawa, "Characteristics of NbN/AlN/NbN Tunnel Junctions Operating at 10K", *ISEC'99 Extended Abstracts*, pp. 244-246, 1999.
14. M. Radparvar, L.S. Yu-Jahnes, and R.T. Hunt, "All Niobium Nitride Josephson Tunnel Junctions With Thermally oxidized magnesium barrier", *IEEE Trans. on Appl. Supercond.*, vol. 3, No 1, pp. 2050-2053, March 1993.
15. H. Yamamori and A. Shoji, "Improvement of uniformity of NbCN/MgO/NbCN Josephson junctions for large scale applications", *ISEC'99 Extended Abstracts*, pp. 253-255, 1999.
16. M. Nisenoff, "Can Low-Cost, High-Reliability Cryocoolers be a Reality?", *ISEC'99 Extended Abstracts*, pp. 63-66, 1999.
17. S.L. Thomasson, A.W. Moopenn, R. Elmadjian, J.M. Murduck, J.W. Spargo, L.A. Abelson, and H.W. Chan, "All Refractory NbN Integrated Circuit Process", *IEEE Trans. on Appl. Supercond.*, vol. 3, No 1, pp. 2058-2061, March 1993.

18. H. Numata, S. Nagasawa, M. Koike, and S. Tahara, "Fabrication Technology for a High-Density Josephson LSI using an Electron Cyclotron Resonance Etching Technique and a Bias-Sputtering Planarization", *ISEC'95 Extended Abstracts*, Nagoya, Japan, pp. 201-203, September 1995.
19. O.A. Mukhanov D.K. Brock, A.F. Kirichenko, W. Li, S.V. Rylov, J.M. Vogt, V.K. Semenov, T.V. Filippov, and Yu.A. Polyakov, "Progress in the development of a Superconductive High-Resolution ADC", *ISEC'99 Extended Abstracts*, pp. 13-16, 1999.
20. V.K. Semenov, "Comparison of Superconductor Analog-to-Digital Converters (Theory)", *ISEC'99 Extended Abstracts*, pp. 23-25, 1999.
21. S. Yorozu and S. Tahara, "A Feasibility Study on a High-end Digital Communication System Based on SFQ Technology", *ISEC'99 Extended Abstracts*, pp. 359-361, 1999.
22. M. Hosoya, T. Nishino, W. Hioe, S. Kominami, and K. Takagi, "Superconducting Packet Switch", *IEEE Trans. on Appl. Supercond.*, vol. 5, No 2, pp. 3316-3319, June 1995.
23. D.Y. Zinoviev and K.K. Likharev, "Design Issues in Ultra-Low-Power Superconductor Batcher-Banyan Switching Fabric Based on RSFQ Logic/Memory Family", *ISEC'99 Extended Abstracts*, pp. 341-343, 1999.
24. P. Bunyk, A. Yu. Kidiyarova-Shevchenko, and P. Litskevitch, "RSFQ Microprocessor: New Design Approaches", *IEEE Trans. on Appl. Supercond.*, vol. 7, pp. 2697-2704, June 1997.

25. K. Gaj, C. Cheah, E.G. Fredman, and M.J. Feldman, "Functional Modeling of RSFQ Circuits Using Verilog HDL", *IEEE Trans. on Appl. Supercond.*, vol. 7, pp. 3151-3154, June 1997.
26. S. Polonsky, J.-C. Lin, and A. Rylyakov, "RSFQ arithmetic blocks for DSP applications", *IEEE Trans. on Appl. Supercond.*, vol. 5, pp. 2823-2826, June 1995.
27. P. Bunyk, M. Dorjevets, K. Likharev, P. Litskevitch, L. Wittie, and D. Zinoviev, "RSFQ Subsystem for Petaflops-Scale Computing: COOL-O", *ISEC'99 Extended Abstracts*, pp. 42-44, 1999.
28. A.F. Kirichenko, O.A. Mukhanov, and D.K. Brock, "A Single Quantum Cryogenic Random Access Memory", *ISEC'99 Extended Abstracts*, pp. 124-127, 1999.
29. J.B. Hagen, D.T. Farley, "Digital-correlation techniques in radio science", *Radio Sci.*, vol. 8, No 8, 9, pp. 775-784, 1973.
30. E.B. Goldobin, P.G. Litskevitch, and V.P. Koshelets, "Superconducting Digital Correlator for Integrated Sub-mm Receiver for Space Applications", *IEEE Trans. on Appl. Supercond.*, vol. 5, pp. 1697-1700, July 1995.
31. A.Yu. Kidiyarova-Shevchenko, P.G. Litskevitch, "Design of RSFQ correlator", *preprint of the Institute of Nuclear Physics*, Moscow State University, No 96-21/428, 1996.
32. A.V. Rylyakov and S.V. Polonsky, "All-Digital 1-Bit RSFQ Autocorrelator for Radioastronomy Applications: Design and Experimental Results", *IEEE Trans. on Appl. Supercond.*, vol. 8, pp. 14-19, March 1998.
33. A.V. Rylyakov, "New Design of Single-bit All-digital RSFQ Autocorrelator", *IEEE Trans. on Appl. Supercond.*, vol. 7, pp. 2709-2712, June 1997.

34. K.K. Likharev, O.A. Mukhanov, and V.K. Semenov, "Ultimate performance of RSFQ Logic Circuits", *IEEE Trans. On Magnetics*, vol. 23, No 3, pp. 795-762, 1987.
35. T.V. Filippov, Y.A. Polyakov, V.K. Semenov, and K.K. Likharev, "Signal resolution of RSFQ comparators", *IEEE Trans. on Appl. Supercond.*, vol. 5, No 2, pp. 2240-2243, June 1995.
36. S.V. Polonsky, V.K. Semenov, P.N. Shevchenko, "PSCAN: personal superconductor circuit analyser", *Supercond. Sci. Technol.*, vol. 4, pp. 667-670, 1991.
37. M. Currie, C. Wang, R. Sobolewski, and T.Y. Hsiang, "Picosecond Nodal Testing of Centimeter-Size Superconducting Nb Microstrip Interconnects", *Extended Abstracts of the 6p ISEC*, Berlin, vol. 2, pp. 287-289, June 1997.
38. H. Toepfer, T. Lingel, and F.H. Uhlmann, "Characterization of pulse propagation across discontinuities in RSFQ systems", *Extended Abstracts of the 6p ISEC*, Berlin, vol. 2, pp. 323-325, June 1997.
39. S.V. Polonsky, V.K. Semenov, and D.F. Schneider, "Transmission of Single-Flux-Quantum Pulses Along Superconducting Microstrip Lines", *IEEE Trans. on Appl. Supercond.*, vol. 3, pp. 2598-2600, March 1993.
40. N.A. Joukov, D.E. Kirichenko, A.Yu. Kidiyarova-Shevchenko, and M.Yu. Kupriyanov, "Matching of Rapid Single Flux Quantum Digital Circuits and Superconductive Microstrip Lines", *Proceedings of EUCAS'99*, in press.
41. E.B. Goldobin, V.M. Golomidov, V.K. Kaplunenko, M.I. Khabipov, D.Yu. Khokhlov, A.Yu. Kidiyarova-Shevchenko, "Direct determination of the ultimate performance of the RSFQ digital devices and Single Flux Quantum Voltage Amplifiers", *IEEE Trans. on Appl. Supercond.*, vol. 3, pp. 2641-2644, March 1993.